

TECHNICKÝ POPIS

DESKY REF

O b s a h :

1. Úvod	3
2. Skladba dokumentace desky REF	3
3. Popis listu 152-00600-2 deska REF osazená	4
4. Popis listu 152-00601-4 REF schema	4
4.1. Zahájení DMA operace	4
4.2. Funkce zesilovačů při AEN v jedničce	5
4.3. Generátor řídicích signálů	5
5. Závěr	6

1. Úvod

Deska REF je určena pouze pro počítač PC 16 NB. Pro desku REF je na rozšiřovací sběrnici vyhrazena první pozice zleva. Tento konektor je v dokumentaci systémové desky WS16 označen jako X1. Použití desky REF se vylučuje s použitím desky DMA, neboť obě tyto desky mohou pracovat pouze v konektoru X1.

Deska REF zajišťuje obnovování obsahu (dále jen refreš) dynamických pamětí RAM v případě, že v počítači PC 16 NB není deska DMA. V tomto případě nemá počítač řadič pružných disků (je na desce DMA) a proto musí být v počítači deska adaptéru lokální počítačové sítě (např. adaptér ZNET), prostřednictvím které se do paměti počítače zavádí operační systém z řídicího počítače sítě.

Při použití dynamických pamětí RAM v počítači musí deska REF zajistit refreš v RAM aktivací řídicích signálů paměti na 256 po sobě jdoucích adresách každé 2 ms. Takt refreše tedy je asi 15 /usec. Největším problémem refreše je zamezit kolizím mezi normálním čtením, nebo zápisem do RAM a cyklem refreše. Nejspolehlivější je použít DMA přenos, protože při něm se procesor a řadič DMA předem jednoznačně dohodnou na tom, kdo bude generovat signály čtení a zápisu. Nemůže tedy dojít nikdy ke kolizi.

U počítačů typu IBM PC-XT je refreš dynamických pamětí zajišťována řadičem DMA přenosu 8237A-5 (kanálem 0) periodickým čtením paměti RAM. Ve skutečnosti to však normální operace čtení z paměti není. Rozlišení mezi normálním čtením a refreší zajišťuje aktivace signálu DACK0. Při refreši je všem čipům pamětí RAM vydán na základě signálu MR* (čtení z paměti) řídicí signál RAS*, ale není vydán CAS*. Také nejsou aktivovány výstupy datových zesilovačů mezi pamětí a sběrnici. Multiplexery adres u dynamických pamětí jsou při refreši v klidové poloze. Jsou přepnuty tak, aby na čipy přicházely nižší adresy A0 až A8. Protože se jedná o DMA přenos mezi pamětí a portem, je při DMA (s obvodem 8237A-5) refreši generován i signál IOW*, který se však neuplatní. Při refreši s deskou REF signál IOW* není generován.

U modernějších počítačů typu IBM PC-AT se již pro refreš nevyužívá řadič 8237A-5, i když refreš je i zde typu DMA. Refrešovací adresu generuje osmibitový čítač, podobně jako na desce REF.

2. Skladba dokumentace desky REF.

Dokumentace desky REF sestává ze dvou listů. Na listu 152-00600-2 je osazení desky REF součástkami a na listu 152-00601-4 je schema zapojení desky a zapojení konektoru sběrnice desky. Deska REF není deskou rozhraní a nemá žádný konektor pro periférii.

3. Popis listu 152-00600-2 deska REF osazená.

Jak je vidět, při pohledu na osazenou desku, je na desce REF velmi málo součástek. Při doplnění počítače o disky přijde do posice X1, kde byla deska REF deska DMA, a deska REF je pak zbytečná. Jedině v případě, že bychom potřebovali udělat z diskového počítače opět bezdiskový, musíme do něj desku REF vrátit. To však nebude častý případ. Proto je deska REF udělána tak úsporně, aby ji bylo možno i vyhodit a nebo použít na součástky.

4. Popis listu 152-00601-4 REF schema.

Úkolem desky REF je:

- požádat procesor o DMA (stav HOLD) na základě jedničkového signálu DRQ0 přicházejícího z obvodů okolo časovače 8253.
- Po potvrzení stavu HOLD z procesoru otevřít výstupy zesilovačů některých adres a výstup zesilovače řídicího signálu MR*.
- vygenerovat refrešovací adresu A0 až A7, postupně o hodnotách 0 až 255, a řídicí signál MR*.
- potvrdit provedení refreše signálem DACK0*
- Po skončení DMA přenosu (stavu HOLD) z procesoru, zavřít výstupy zesilovačů a inkrementovat čítač refrešovacích adres tak, aby byl připraven na příští cykl refreše.

4.1. Zahájení DMA operace.

Signál DRQ0 přichází z kontaktu B5 konektoru. Pozor! Signál DRQ0 (stejně jako HOLD*) je přiveden jen na konektor X1 sběrnice a v ostatních pozicích X2 až X8 je na jeho místě napětí 5V (místo HOLD* je napětí -12V).

Signál DRQ0 je na desce REF pouze invertován hradlem ALS04 IO6/8 a jde zpět na konektor (kontakt B7) jako žádost o DMA. Signál žádosti o DMA (stav HOLD) se nazývá HOLD* a je aktivní v nule.

Signál AEN přejde do jedničky - procesor je ve stavu HOLD.

Procesor dokončí operaci se sběrnici, přejde do stavu HOLD a odpojí svoje zesilovače dat, adres a řídicích signálů. Potom potvrdí přechod do stavu DMA jedničkou na signálu AEN. Signál AEN je pro činnost obvodů na desce REF velice významný:

- Připraví jedničku na D vstupu klopného obvodu ALS74 IO5/12, čímž umožní spustit generaci některých dalších signálů na desce REF.
- Jeho inverze na výstupu hradla ALS04 IO6/6 otevře výstupy zesilovačů LS125 IO2 a LS244 IO1.

4.2. Funkce zesilovačů při AEN v jedničce.

Zesilovač LS125 IO2/6 generuje signál potvrzení DACK0. Jeho vstup je uzemněn, takže signál DACK0 je v nule po celou dobu jedničky na signálu AEN. Nula na DACK0 vynuluje na desce WS16 klopný obvod ALS74, který generoval žádost DRQ0. Tím DRQ0 skončí. Skončí také žádost HOLD*. Zbyde však dostatek času na provedení refreše.

Zesilovač LS125 IO2/8 je po otevření výstupu připraven generovat signál čtení z paměti MR*. Po povolení jeho výstupu je MR* zatím v jedničce a čeká na nulu na výstupu Q klopného obvodu ALS74.

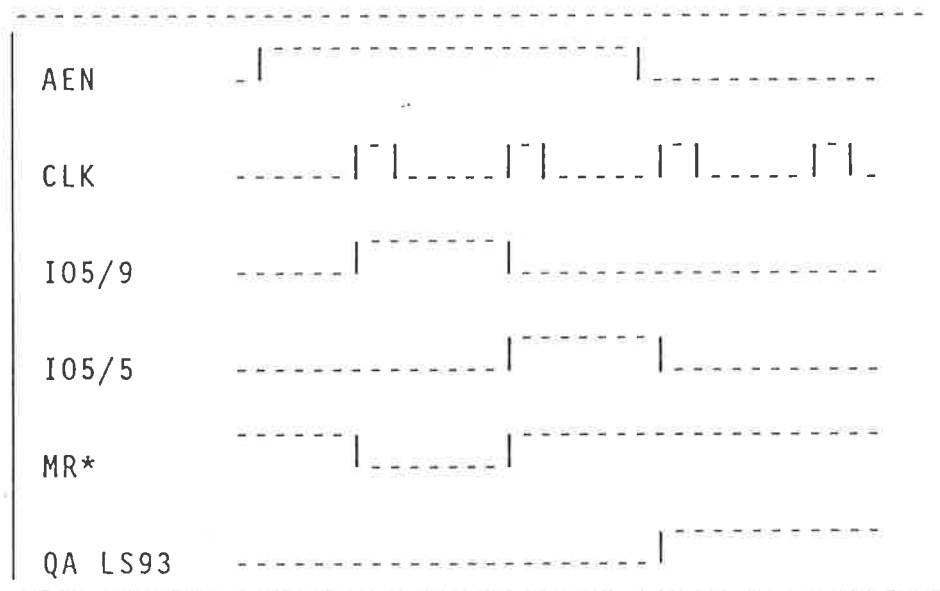
Zesilovače LS125 IO2/3 a IO2/11 mají uzemněn vstup a po celou dobu, kdy je AEN v jedničce, generují nulu na adresách A18 a A19. Tím je vybrána paměť RAM na desce WS16 a je zajištěno, že na signál MR* při refreši nebudou reagovat paměti RAM na přídatných deskách. Kdyby byly signály A18 a A19 v nedefinovaném stavu, mohly by se naadresovat třeba videopaměti adaptérů CGA, HGA a nebo EGA. Při vlastní refreši však není nutné, aby paměť RAM na WS16 byla adresována. Provedení refreše je zajištěno nulou na DACK0 a ne nulou na A18 a A19. Stáhnutí A18 a A19 do nuly při refreši má tedy jen pojistit činnost počítače ve stavu kdy nejsou definovány signály vyšších adres počínaje A8.

Zesilovač LS244 IO1 připojuje ke sběrnici výstupy čítačů LS93. Dva čítače LS93 IO3 a IO4 jsou zapojeny jako jeden osmibitový binární čítač čítající od 0 do 255. Čítače tak při refreši generují adresy A0 až A7.

4.3. Generátor řídicích signálů.

Jako generátor řídicích signálů pracují klopné obvody ALS74 IO5. Na jejich hodinové vstupy přicházejí hodiny procesoru CLK zesílené hradly ALS04 IO6/2 a IO6/4. Na vstupu prvního klopného obvodu je od příchodu AEN připravena jednička. Po prvním taktu hodin se jednička přehraje do prvního klopného obvodu a po druhém taktu do druhého klopného obvodu. Protože je spojen výstup Q* druhého obvodu s nulovacím vstupem prvního obvodu, první klopný obvod se vynuluje. Výstup Q* prvního obvodu generuje signál MR* a výstup Q druhého obvodu přičítá jedničku do čítače

refrešovací adresy. Lépe to uvidíme na následujícím časovém diagramu:



Z diagramu je vidět, že signál MR* trvá jeden takt hodin CLK, neboli 210 ns.

Funkce desky REF je tedy velice jednoduchá. Deska REF nám současně slouží jako příklad nejjednoduššího řadiče DMA. Zopakujeme si tedy co musí takový řadič DMA postupně udělat:

- požádat procesor o DMA signálem HOLD*.
- počkat na potvrzení DMA, signál AEN.
- potvrdit stav DMA, převzetí sběrnice, signálem DACKn*
- otevřít třístavové zesilovače řídicích signálů a adres.
- vygenerovat adresu paměti RAM.
- vygenerovat řídicí signály (zde jen MR*)
- po skončení AEN zavřít výstupy zesilovačů a inkrementovat čítač adresy RAM.

5. Závěr.

Deska REF je atypickou deskou počítače PC16NB. Jejím úkolem je zajišťovat DMA refreš dynamických pamětí RAM při absenci řadiče 8237A-5 v počítači PC16NB. Použití desky REF ušetří obvody okolo řadiče a samotný řadič Intel 8237A-5 (z dovozu) při použití PC16NB jako bezdiskového počítače v komunikační síti LAN s deskou ZNET.